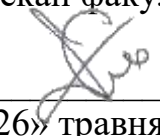


МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ДОНБАСЬКА ДЕРЖАВНА МАШИНОБУДІВНА АКАДЕМІЯ
Кафедра «Автоматизація виробничих процесів»

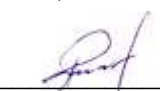


Затверджую:

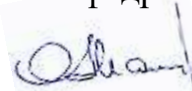
Декан факультету машинобудування

 Кассов В.Д.
«26» травня 2025р.

Гарант освітньої програми:
к.т.н., доцент

 Разживін О.В.
«06» травня 2025р.

Розглянуто і схвалено
на засіданні кафедри автоматизації
виробничих процесів
Протокол № 12 від 05.05.2025р.
Зав. кафедри

 Марков О.Є.

РОБОЧА ПРОГРАМА НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

«КОМП'ЮТЕРНА ЛОГІКА»

(назва дисципліни)

Галузь знань 17 – «Електроніка, автоматизація та електронні комунікації»

Спеціальність 174 – «Автоматизація, комп'ютерно-інтегровані технології та
робототехніка»

Освітній рівень перший (бакалаврський)

ОПП «Автоматизація та комп'ютерно-інтегровані технології»

Факультет «Машинобудування»

(назва інституту, факультету, відділення)

Розробник: Разживін О.В., кандидат техн. наук, доцент

КРАМАТОРСЬК-ТЕРНОПІЛЬ, 2025

І. ОПИС НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

Показники		Галузь знань, спеціальність, ОПП (ОНП), професійне (наукове) спрямування, рівень вищої освіти	Характеристика навчальної дисципліни	
			Денна Повний/прискр	Заочна Повний/прискр
Кількість кредитів		Галузь знань: 17 «Електроніка, автоматизація та електронні комунікації». Спеціальність: 174 «Автоматизація, комп'ютерно-інтегровані технології та робототехніка»	Вибіркова дисципліна	
4/-	4/4			
Загальна кількість годин				
120/-	120/120			
Модулів – 1		ОПП «Автоматизація та комп'ютерно-інтегровані технології»	Рік підготовки	
Змістових модулів – 4			2/-	2/1
Індивідуальне завдання <u>Розробка АСУ технологічним об'єктом</u>			Семестр	
			3/-	4/2
Тижневих годин для <u>денної</u> форми навчання: аудиторних – 4; самостійної роботи студента – 7		Рівень вищої освіти: <u>перший</u> <u>(бакалаврський)</u>	Лекції	
			30/-	8/4
			Практичні	
			15/-	4/4
			Самостійна робота	
			75/-	108/112
			Вид контролю	
Залік				

Примітка.

Співвідношення кількості годин аудиторних занять до самостійної і індивідуальної роботи становить:

для денної форми навчання – (45/75)

для заочної форми навчання – (12/108)

II. ЗАГАЛЬНІ ПОЛОЖЕННЯ

Актуальність вивчення дисципліни «Комп'ютерна логіка» у зв'язку з завданням професійної підготовки бакалаврів за спеціальністю 174 «Автоматизація, комп'ютерно-інтегровані технології та робототехніка» полягає в підвищенні ефективності функціонування комп'ютерних систем, шляхом створення системам керування технологічними процесами з використанням сучасних методів проектування цифрових та інформаційних систем.

Мета викладання дисципліни – спираючись на принципи та методи, розроблені в цій дисципліні, сформувані здатності та вміння розробки і проектування комп'ютерних систем управління з застосуванням сучасних цифрових та інформаційних систем.

Дисципліна «Комп'ютерна логіка» відноситься до вибіркового циклу загальних дисциплін з напрямку 174 «Автоматизація, комп'ютерно-інтегровані технології та робототехніка».

Завдання полягає у тому, що на основі вимог ОПП бакалавра за напрямом 174 «Автоматизація, комп'ютерно-інтегровані технології та робототехніка» навчити майбутнього фахівця функціям алгебри логіки і їх реалізація на інтегральних елементах; проектування комбінаційних (однотактних) і послідовних логічних схем і управляючих автоматів з жорсткою логікою.

Мета дисципліни - формування когнітивних, афективних та психомоторних компетентностей в сфері навчання студентів і є здобуття навичок методів синтезу на базі інтегральних логічних елементів різних дискретних пристроїв та приймань конструювання цифрових управляючих автоматів з жорсткою логікою, та їх експлуатації у комп'ютерних системах.

Завдання дисципліни полягає у формуванні здатностей студентів:

Знати:

- методи представлення інформації в комп'ютері, виконання основних арифметичних операцій в бінарних (2-й) і споріднених їй (8-й, 16-й), бінарно-кодових та спеціальних системах числення;

- алгоритми кодування і декодування повідомлень;

- методи опису перемикальних функцій алгебри логіки (ФАЛ), загальні засоби проектування комбінаційних схем (КС), різновиди і сфери застосування типових КС;

- методики синтезу КС і ЦА без пам'яті із застосуванням методу часових функцій;

- поняття «абстрактний цифровий автомат» (ЦА), аналіз, синтез, методики опису (табличний, граф і ГСА) і етапи проектування ЦА з пам'яттю;

- методики підвищення достовірності передачі повідомлень, визначення і корегування помилок.

- мову програмування VHDL систем автоматизації проектування (САПР) програмованих логічних інтегральних схем.

Вміти:

- оперувати числами в позиційних системах числення з довільною основою;

- описувати і проводити арифметичні операції в двійковій і споріднених системах числення (8-й, 16-й) і в системі залишкових класів;
- описувати і будувати комбінаційні логічні схеми цифрових пристроїв;
- розробляти КС для реалізації системи перемикальних функцій у заданому елементному базисі, формулювати задачу її побудови, виконувати мінімізацію логічних функцій;
- розробляти алгоритм функціонування заданого арифметичного пристрою на підставі форм представлення інформації, алгоритмів арифметичних операцій, операційних і керуючих схем мікропрограмних автоматів;
- виконувати синтез цифрових автоматів, робити формальний опис алгоритму його функціонування у термінах цифрових автоматів і процедуру мінімізації;
- розробляти програмне забезпечення функціонування УА на ПЛІС.

Опанувати навиками:

- роботи з довідково – нормативною та іншою технічною документацією і літературою, ГОСТами та ДСТУ;
- планування, проведення досліджень і математичної обробки отриманих результатів;
- формулювання загальних і часткових висновків за результатами досліджень.

Передумови для вивчення дисципліни:

Комп'ютерні технології та програмування; Комп'ютерна практика.

Мова викладання: українська.

Обсяг навчальної дисципліни та його розподіл за видами навчальних занять:

- загальний обсяг для денної форми навчання становить 120 годин/ 4 кредитів, в тому числі: лекції - 30 годин, практичні заняття - 15 годин, самостійна робота студентів - 75 години.
- загальний обсяг для заочної форми навчання становить 120 годин/ 4 кредитів, в тому числі: лекції - 8 годин, практичні заняття - 4 годин, самостійна робота студентів - 108 години.

ІІІ ПРОГРАМНІ РЕЗУЛЬТАТИ НАВЧАННЯ

Освітня компонента «Комп'ютерна логіка» повинна сформувати наступні **програмні результати** навчання, що передбачені освітньо-професійною програмою підготовки бакалаврів «Автоматизація та комп'ютерно-інтегровані технології»:

- Знати фізику, електротехніку, електроніку та схемотехніку, мікропроцесорну техніку на рівні, необхідному для розв'язання типових задач і проблем автоматизації.
- Вміти застосовувати сучасні інформаційні технології та мати навички розробляти алгоритми та комп'ютерні програми з використанням мов високого рівня та технологій об'єктно-орієнтованого програмування, створювати бази даних та використовувати інтернет-ресурси.

- Здатність застосовувати сучасні технології автоматизованого проектування робототехнічних та складних систем, методи і алгоритми обробки даних інформаційних технологій, сучасні парадигми та мови програмування.

- Вміти оцінювати отримані результати та аргументовано захищати прийняті рішення, дотримуючись принципу неприпустимості корупції та будь-яких інших проявів недоброчесності.

- Здатність застосовувати сучасні технології автоматизованого проектування робототехнічних та складних систем, методи і алгоритми обробки даних інформаційних технологій, сучасні парадигми та мови програмування.

У результаті вивчення навчальної дисципліни «Комп'ютерна логіка» студент повинен продемонструвати достатній рівень сформованості певних результатів навчання через здобуття наступних **програмних компетентностей**:

Інтегральна компетентність:

- Здатність розв'язувати складні спеціалізовані задачі та практичні проблеми, що характеризуються комплексністю та невизначеністю умов, під час професійної діяльності у галузі автоматизації, або у процесі навчання, що передбачає застосування теорій та методів галузі

Загальні компетентності:

- Здатність застосовувати знання у практичних ситуаціях.
- Навички використання інформаційних і комунікаційних технологій.
- Здатність ухвалювати рішення та діяти, дотримуючись принципу неприпустимості корупції та будь-яких інших проявів недоброчесності

Фахові компетентності:

- Здатність виконувати аналіз об'єктів автоматизації на основі знань про процеси, що в них відбуваються та застосовувати методи теорії автоматичного керування для дослідження, аналізу та синтезу систем автоматичного керування;

- здатність вільно користуватись сучасними комп'ютерними та інформаційними технологіями для вирішення професійних завдань, програмувати та використовувати прикладні та спеціалізовані комп'ютерно-інтегровані середовища для вирішення задач автоматизації.

- здатність застосовувати математичний апарат, а також теоретичні, методичні та алгоритмічні основи інформаційних технологій під час вирішення прикладних і наукових завдань в області автоматизації, комп'ютерно-інтегральних технологій та робототехніки

У результаті вивчення навчальної дисципліни «Комп'ютерна логіка» студент повинен продемонструвати достатній рівень сформованості певних результатів навчання, які в загальному вигляді можна навести наступним чином:

У когнітивній сфері студент здатний:

- усвідомити методи аналізу технологічного процесу виробництва з точки зору забезпечення вимогам інформаційного забезпечення та керування;

- продемонструвати здатність розробляти структурні, функціональні та принципові електричні схеми;

- докладно продемонструвати вміння виконувати описання конструкції та принципу дії технічного засобу з застосуванням принципів комп'ютерної логіки;

- продемонструвати вміння розробляти програмне забезпечення

функціонування керуючих автоматів;

- усвідомити методики побудови архітектури та діагностування стану апаратних засобів промислових мереж;

- здійснити доведення розв'язки завдань до практичних прийнятих рішень при впроваджуванні відповідних інформаційних при створенні сучасних систем керування та обробки інформації;

- застосовувати основні підходи та обирати логічні елементи для побудови комбінаційних логічних схем комп'ютерних систем;

- усвідомити методи синтезу керуючих автоматів з використанням SWITH-технологій та мови програмування VHDL;

- застосовувати основні підходи до цифрових інформаційних систем.

В афективній сфері студент здатний:

- критично осмислювати лекційний і поза лекційний навчально-практичний матеріал; вільно, компетентно, послідовно та раціонально будувати власну аргументацію; застосовувати основні підходи проектування комбінаційних логічних схем та сучасних керуючих автоматів з використанням SWITH-технологій та мови програмування VHDL;

- успішно розв'язувати прикладні обчислювальні задачі з розрахунку мінімальних дискретних функцій комп'ютерних систем в рамках використання персональних комп'ютерів та програмованих логічних контролерів;

- регулярно співпрацювати із іншими студентами та викладачем в процесі обговорення проблемних моментів на лекційних, практичних заняттях, ініціювати та брати участь у предметній дискусії з прикладних питань навчальної дисципліни «Комп'ютерна логіка», повною мірою розділяти цінності колективної та наукової етики.

- абстрактно мислити, критично аналізувати, оцінювати та синтезувати нові та складні ідеї;

- приймати обґрунтовані рішення і діяти свідомо та соціально відповідально за результати прийнятих рішень;

- проявляти визначеність і наполегливість щодо поставлених завдань і взятих обов'язків.

У психомоторній сфері студент здатний:

- самостійно аналізувати і оцінювати прикладні математичні методи алгебри логіки та алгоритми мінімізації дискретних функцій для розв'язування інформаційних завдань;

- спілкуватися з представниками інших професійних груп різного рівня (з експертами з інших галузей знань і видів діяльності);

- вирішувати стандартні завдання професійної діяльності на основі інформаційної та бібліографічної культури із застосуванням інформаційно-комунікаційних технологій та з урахуванням основних вимог інформаційної безпеки, етичних и правових аспектів використання інформації в різних предметних галузях.

- контролювати результати власних зусиль в навчальному процесі та коригувати (за допомогою викладача) ці зусилля для ліквідації пробілів у засвоєнні навчального матеріалу або формуванні умінь, вмінь та навичок;

- самостійно здійснювати пошук, систематизацію, узагальнення навчально-методичного матеріалу, розробляти варіанти розв'язування завдань й обирати найбільш раціональні з них.

IV ПРОГРАМА ТА СТРУКТУРА НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

Денна форма навчання

Вид навчальних занять / контролю	Розподіл між навчальними тижнями														
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Повний курс															
Лекції	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2
Практ. заняття		2		2		2		2		2		2		2	1
Сам. робота	5	5	5	5	5	5	5	5	5	5	5	5	5	5	5
Консультації				К					К						К
Контр. роботи					КР1										КР2
Змістовні модулі	ЗМ1			ЗМ2			ЗМ3				ЗМ4				
Контроль по модулю		ПР1		ПР2		ПР3		ПР4		ПР5		ПР6		ПР7	КР3

Заочна форма навчання

[illegible]

Лекції

№ з/п	Найменування змістовних модулів і тем	Кількість годин (денна/ заочна)					
		Разом	в т.ч.				
			Л	П	Лаб	СРС	Література
1	2	3	4	5	6	7	8
Змістовий модуль 1. Булеві функції і їх реалізація							
1	Лекція 1. Етапи розвитку елементної бази та засобів обчислювальної техніки. Визначення та класифікація систем числення.. Засоби перетворення числа із однієї системи числення в другу. Машинне слово. Двійковий код. Зворотній та додатковий двійкові коди. Двійково-десятичні коди. Код Грея. Відповідність між фізичним процесом та двійковим цифровим сигналом. Квантування процесу по рівням : високий та низький рівні. Позитивна та негативна логіка. Логічні зв'язки. Логічні операції. Логічні елементи І. Закони алгебри логіки (булевої алгебри):	7/6	2/0			5/6	[1], [4]
2	Лекція 2. Основні поняття та визначення булевих функцій. Булеві функції однієї змінної. Булеві функції двох змінних, виродженні функції та функції задовольняючі умови повноти. Мінтерми та макстерми.	8/7	2/1	2/0		5/6	[2]; [1].
3	Лекція 3. Визначення мінімізації та основні етапи процесу мінімізації. Метод мінімізації Квайна, Мак Класкі, карт Вейча, Карно,. Статичні та динамічні характеристики логічних елементів. Інтегральні логічні елементи : І-НЕ, АБО-НЕ; І-АБО; АБО-І , І-АБО-НЕ. Комбінаційні логічні схеми, їх визначення, область застосування. Методика реалізації на базі інтегральних елементів булевих функцій поданих у диз'юнктивної та кон'юнктивної формах.	7/7	2/1			5/6	[2] [1]
Змістовий модуль 2. Пристрої на базі комбінаційних логічних схем							
4	Лекція 4. Перетворювачі кодів. Синтез перетворювача двоїчно-десятикового коду у двійковий на базі стандартних елементарних перетворювачів. Синтез двійкового коду у код Грея на базі інтегральних елементів. Виключаючи АБО-НІ".	9/6	2/0	2/0		5/6	[1], [4]

1	2	3	4	5	6	7	8
5	Лекція 5. Шифратори і дешифратори. Шифратори, призначення, їх класифікація. Звичайний шифратор, його синтез. Синтез шифратора з пріоритетом. Дешифратори, їх призначення, класифікація. Синтез лінійного, пірамідального та ступенчатого дешифратора. Умовне позначення на принципових схемах	7/6	2/0			5/6	[2]
6	Лекція 6. Мультиплексори і демультиплексори. Мультиплексори, призначення, синтез. Методи застосування мультиплексорів для реалізації тригерів, регістрів зрушення й інших операційних елементів. Демультиплексори, призначення, синтез. Практичне використання демультиплексорів. Застосування мультиплексора і демультиплексора для формування каналів зв'язку	9/6	2/0	2/0		5/6	[2]
Змістовий модуль 3. Пристрої на базі послідовних логічних схем							
7	Лекція 7. Послідовні логічні схеми, загальні положення. Основні поняття та визначення, область застосування. Принцип дії та часові такти ПЛС. Асинхронні та синхронні ПЛС. Тригери, загальні відомості. Властивість тригерів. Класифікація тригерів. Таблиці функціонування, характеристичні рівняння та характеристичні таблиці асинхронних тригерів : D; T; RS; JK; S; R; E; DL; DLR. Синхронні тригери. Часові діаграми перемикання тригерів. Тригер Шмітта, визначення, принцип дії, комбінаційна схема, часова діаграма. Синтез осередків пам'яті різних асинхронних тригерів на інтегральних логічних елементах. Умовне позначення тригерів на принципових схемах	7/7	2/1			5/6	[2]
8	Лекція 8. Лічильники. Асинхронні двійкові підсуміруючі, віднімальні та реверсивні лічильники, їх синтез, область застосування. Синхронні двійкові лічильники. Синхронні лічильники з паралельним , паралельно-послідовним та насклізним переносом. Недвійкові лічильники, особливості їх синтезу. Двійково-десятичні асинхронні лічильники. Часові діаграми функціонування лічильників. Застосування лічильників як дільників частоти	9/6	2/0	2/0		5/6	[2]

1	2	3	4	5	6	7	8
9	Лекція 9. Регістри. Паралельні регістри (регістри пам'яті), їх конструкція, особливості синтезу однофазних та парафразних регістрів, сигнали керування регістрами. Послідовні регістри, їх синтез, різновид, часові діаграми функціонування. Функціональні можливості послідовних регістрів : перетворення двійкових багаторозрядних чисел; множення та ділення багаторозрядного двійкового числа на множитель (дільник) кратний 2; використання кільцевого регістра (лічильника) в якості безконтактного комутатора. Регістри на двохтактних тригерах MS – типу. Умовне позначення на принципових схемах	7/6	2/0			5/6	[8], [11]
10	Лекція 10. Тригерні системи, їхня структура. Синтез тригерних систем узагальненим методом логічного проектування: асинхронної, синхронної, керованої за рівнем сигналу синхроімпульсу; синхронної, керованої по фронті сигналу синхроімпульсу; синхронної, керованої по зрізу сигналу синхроімпульсу	9/8	2/1	2/1		5/6	[1]
Змістовний модуль 4. Управляючі автомати з жорсткою логікою							
11	Лекція 11. Операційний пристрій, його призначення, структурна схема, функціонування пристрою. Операційний і управляючий автомати, їхнє призначення, функціональні можливості. Управляючі (вихідні) і інформаційні (вхідні) сигнали управляючого автомата. Різновид управляючих автоматів. Графи мікропрограм, їхня структура. Шини, їх різновид, призначення, область застосування. Конструкція розрядних однофазних шин. Управляючі шини.	7/6	2/0			5/6	[3], [2], с.
12	Лекція 12. Класифікація й область застосування УА із жорсткою логікою. Закони функціонування УА Мілі і Мура. Способи завдання законів функціонування УА. Організація пам'яті УА з жорсткою логікою. Формування сигналів порушення тригерів пам'яті УА. Ефект гонок (змагань), способи усунення критичних гонок. Канонічний метод структурного синтезу управляючих автоматів Мілі і Мура. Булеві функції сигналів порушення тригерів пам'яті автоматів і управляючих сигналів	9/8	2/1	2/1		5/6	[1]

1	2	3	4	5	6	7	8
13	Лекція 13. Синтез функціональної схеми управляючого автомата Мілі. Послідовність синтезу функціональної схеми управляючого автомата Мілі за заданою блок-схемою алгоритму. Принципова схема управляючого автомата. Погоджуючи елементи, їх структурні складові. Розрахунок параметрів погоджувальних елементів вхідних і вихідних сигналів	7/7	2/1			5/6	[1], [5]
14	Лекція 14. Синтез функціональної схеми управляючого автомата Мура. Послідовність синтезу управляючого автомата Мура по заданій блок-схемі алгоритму. Особливості принципової схеми автомата. Оперативні схеми алгоритмів і їх складові. Методи перетворення з однієї форми в іншу	9/7	2/1	2/1		5/6	[4]
15	Лекція 15. Мова програмування VHDL. Особливості мови VHDL. VHDL-симулятори. Структура мови VHDL опис об'єкта проекту. Моделювання УА на VHDL	8/8	2/1	1/1		5/6	[4]
Разом годин		120/ 120	30/ 8	15/ 4		75/ 108	

Теми практичних занять

Мета практичних робіт - закріплення знань теоретичного матеріалу, здобуття навичок дослідження булевих функцій та розробки комбінаційних, послідовних логічних схем, проектування УА.

№ з/п	№ теми	Кількість годин	Найменування роботи	Література
1	2	4	5	6
1	1, 2	2	Задану релейну схему реалізувати на елементах І,АБО,НЕ. Перетворити задану булеву функцію до ДДНФ, мінімізувати її методом Квайна і реалізувати мінімальну ДНФ на логічних елементах. Здійснити програмну реалізацію на мові VHDL.	[1], [5]

1	2	4	5	6
2	3, 4	2	Привести задану булеву функцію до СДНФ, мінімізувати її методом Карно, отриману мінімальну ДНФ привести до такого логічного вираження, що містило б тільки операції диз'юнкції й інверсії, перетворити її і реалізувати комбінаційну логічну схему на інтегральних елементах АБО-НІ з будь-яким числом входів/ Здійснити програмну реалізацію на мові VHDL	[1], [5]
3	5, 6	2	Привести задану булеву функцію до ДНФ, мінімізувати її методом Карно, отриману мінімальну ДНФ привести до такого логічного вираження, що містило б тільки операції кон'юнкції й інверсії, перетворити її і реалізувати комбінаційну логічну схему на інтегральних двохвходових елементах 2И-НІ/ Здійснити програмну реалізацію на мові VHDL	[1], [5], [8]
4	7, 8	2	Задану картою Карно булеву функцію мінімізувати при двох умовах : значення функції, відзначені символом "Х", по-перше, вважати рівним нулю, а, по-друге, вважати їх "невизначеними". Побудувати мінімальні релейні схеми. Реалізувати по мінімальним ДНФ комбінаційні логічні схеми на будь-яких інтегральних елементах. Здійснити програмну реалізацію на мові VHDL	[2], [5], [8]
5	9, 10	2	По заданій таблиці функціонування тригера реалізувати асинхронну і синхронні (керовані за рівнем і фронтом сигналу синхроімпульсу) тригерні системи	[4]
6	11, 12	2	По заданій блок-схемі (графі-схемі) алгоритму здійснити синтез і реалізувати функціональну логічну схему (пам'ять реалізувати на двохвходових тригерах RS, JK -типу) управляючого автомата Мілі. Здійснити програмну реалізацію автомату.	[3], [5], [8]
7	13, 14, 15	3	По заданій блок-схемі (графі-схемі) алгоритму здійснити синтез і реалізувати функціональну логічну схему (пам'ять реалізувати на двохвходових тригерах D-типу) управляючого автомата Мура. Здійснити програмну реалізацію автомату.	[2], [5], [8]
Усього годин		15		

Контрольні роботи

Контрольні роботи з теоретичної частини розподілені таким чином:

№ з/п	№ ЗМ	Тема контрольної роботи	Кількість варіантів
1	1-2	Синтез дискретних пристроїв	30
2	3-4	Синтез функціональної схеми управляючого автомата. Програмна реалізація на мові VHDL	30

Перелік індивідуальних та/або групових завдань

Індивідуальна робота містить такі етапи:

- проробка лекційного матеріалу згідно з конспектом та літературою;
- підготовка до опитування, контрольних робіт;
- самостійне вивчення частини теоретичного матеріалу згідно з рекомендованою літературою;
- складення конспектів;
- виконання завдань індивідуального характеру.

На протязі семестру студенти паралельно з аудиторними лекційними і практичними заняттями виконують індивідуальні завдання в вигляді розрахунково-графічної роботи підсистемі поточного контролю промисловим об'єктом з теми.

Приблизна тематика індивідуального завдання наведена у додатку Б.

Роботи повинні представляти собою огляд технічної літератури, проектування структурних та функціональних схем УА в MS Visio. Об'єм роботи повинен бути 5-10 сторінок, оформлених в текстовому редакторі MS WORD шрифтом Times New Roman №14 з міжрядковим інтервалом 1,5, а також містить графічне креслення ГСА, функціональних схем УА..

V КРИТЕРІЇ ОЦІНЮВАННЯ

Перелік обов'язкових контрольних точок для оцінювання знань студентів денної форми навчання

№ з/п	Назва і короткий зміст контрольного заходу	Max балів	Характеристика критеріїв досягнення результатів навчання для отримання максимальної кількості балів
1	2	3	4
1	Задану релейну схему реалізувати на елементах І,АБО,НЕ. Перетворити задану булеву функцію до ДДНФ, мінімізувати її методом Квайна і реалізувати мінімальну ДНФ на логічних елементах	10	Студент здатний продемонструвати критичне осмислення лекційного та поза лекційного матеріалу, брати кваліфіковану участь у дискусії з наведенням аргументації. Студент виконав завдання проводить аналіз булевої функції, а також навів аргументовані відповіді запитання викладача
2	Привести задану булеву функцію до СДНФ, мінімізувати її методом Карно,отриману мінімальну ДНФ привести до такого логічного вираження, що містило б тільки операції диз'юнкції й інверсії, перетворити її і реалізувати комбінаційну логічну схему на елементах АБО-НІ	10	Студент здатний продемонструвати критичне осмислення лекційного та поза лекційного матеріалу, брати кваліфіковану участь у дискусії з наведенням аргументації. Студент завдання проводить аналіз мінімальної ДНФ, а також навів аргументовані відповіді запитання викладача та колег.
3	Привести задану булеву функцію до ДНФ, мінімізувати її методом Карно,отриману мінімальну ДНФ привести до такого логічного вираження, що містило б тільки операції кон'юнкції й інверсії, перетворити її і реалізувати комбінаційну логічну схему на інтегральних двухвходових елементах 2И-НІ	10	Студент здатний продемонструвати критичне осмислення лекційного та поза лекційного матеріалу, брати кваліфіковану участь у дискусії з наведенням аргументації. Студент виконав мінімізацію булевої функції проводить аналіз конструктивних, а також навів аргументовані відповіді запитання викладача
4	За заданою картою Карно булеву функцію мінімізувати при двох умовах : значення функції, відзначені символом "Х", по-перше, вважати рівним нулю, а, по-друге, вважати їх "невизначеними". Побудувати мінімальні релейні схеми. Реалізувати по мінімальним ДНФ комбінаційні логічні схеми на будь-яких інтегральних елементах	10	Студент здатний продемонструвати критичне осмислення лекційного та поза лекційного матеріалу, брати кваліфіковану участь у дискусії з наведенням аргументації. Студент виконав мінімізацію булевої функції проводить аналіз конструктивних, а також навів аргументовані відповіді запитання викладача

1	2	3	4
5	По заданій таблиці функціонування тригера реалізувати асинхронну і синхронні (керовані за рівнем і фронтом сигналу синхроімпульсу) тригерні системи	10	Студент здатний продемонструвати критичне осмислення лекційного та поза лекційного матеріалу, брати кваліфіковану участь у дискусії з наведенням аргументації. Студент реалізувавши асинхронну і синхронні тригерні системи проводить аналіз конструктивних та технологічних особливостей, а також навів аргументовані відповіді запитання викладача
6	По заданій блок-схемі (графі-схемі) алгоритму здійснити синтез і реалізувати функціональну логічну схему (пам'ять реалізувати на двовходових тригерах RS, JK - типу) управляючого автомата Милі	10	Студент здатний продемонструвати критичне осмислення лекційного та поза лекційного матеріалу, брати кваліфіковану участь у дискусії з наведенням аргументації. Студент реалізувати управляючий автомат Милі за індивідуальним завданням, а також навів аргументовані відповіді запитання викладача
7	По заданій блок-схемі (графі-схемі) алгоритму здійснити синтез і реалізувати функціональну логічну схему (пам'ять реалізувати на двовходових тригерах D-типу) управляючого автомата Мура	10	Студент здатний продемонструвати критичне осмислення лекційного та поза лекційного матеріалу, брати кваліфіковану участь у дискусії з наведенням аргументації. Студент реалізувати управляючий автомат Мура, а також навів аргументовані відповіді запитання викладача
8	Контрольна робота 1 за лекційним матеріалом	10	Студент відповів на всі питання контрольної роботи з лекційного матеріалу
9	Контрольна робота 2 за лекційним матеріалом	10	Студент відповів на всі питання контрольної роботи з лекційного матеріалу
10	Індивідуальне завдання	10	Студент виконав розрахунково-графічні індивідуальні завдання та навів аргументовані відповіді на ситуаційні завдання, що відповідають програмним результатам успішного навчання з дисципліни
Підсумковий контроль		100	Студент виконав тестові та розрахунково-графічні індивідуальні завдання та навів аргументовані відповіді на ситуаційні завдання, що відповідають програмним результатам успішного навчання з дисципліни «Комп'ютерна логіка»
Всього		100	

Підсумкові оцінки за семестр в цілому переводяться за національною шкалою та шкалою ECTS відповідно до таблиці перекладу, яка визначається діючим в ДДМА положення про організацію навчального процесу в кредитно-модульній системі підготовки фахівців:

Рейтингова оцінка	У національній шкалі	У шкалі ECTS
-------------------	----------------------	--------------

90-100	Відмінно (зараховано)	A
81-89	Добре (зараховано)	B
75-80	Добре(зараховано)	C
65-74	Задовільно (зараховано)	D
65-64	Задовільно (зараховано)	E
30-54	Незадовільно (не зараховано)	FX
0-29	Незадовільно (не зараховано)	F

Для отримання позитивної оцінки з дисципліни студент повинен скласти всі модулі та одержати не менше ніж 55 балів сумарної оцінки. Студент, який на протязі триместру склав всі модулі і набрав не менше 55 балів сумарної оцінки, має право отримати підсумкову оцінку і буди допущений до заліку, якщо студент не склав контрольні точки або набрав менше 55 балів сумарної оцінки на протязі семестру має право на перескладання контрольних точок.

Результати прийому заліку оцінюються за 100 – бальною рейтинговою шкалою. При оцінюванні результатів використовується також національна 5-бальна шкала та вищенаведена таблиця переводу з діючого в ДДМА положення про організацію навчального процесу в кредитно-модульній системі підготовки фахівців.

**Критерії оцінювання сформованості прогнаних результатів навчання
під час підсумкового контролю**

Синтезований опис компетентності	Типові недоліки, які зменшують рівень досягнення програмного результату навчання
Когнітивні: - студент здатний продемонструвати знання і розуміння основних методів та алгоритмів розв'язку задач моделювання прикладних наукових досліджень; - студент здатний продемонструвати знання і розуміння основних методів та алгоритмів комп'ютерного розв'язку проектування цифрових систем керування та обробки інформації ; - студент здатний продемонструвати знання і розуміння основних обчислювальних методів та комп'ютерних алгоритмів в рамках практичного застосування програмування програмованих логічних контролерів	75-89% – студент припускається незначних помилок у описі прикладних алгоритмів та комп'ютерних методів задач, недостатньо повно визначає прикладний науково-статистичний зміст наукометричних співвідношень, неповною мірою розуміє переваги та недоліки застосованої моделі, припускається несуттєвих фактичних помилок при витлумаченні розрахунково-графічних результатів та визначенні точності досліджування обчислювальних методів 60-74% – студент некоректно формулює алгоритми та методи розв'язання практичних задач та робить суттєві помилки у змісті моделювання, припускається помилок при проектуванні власного комп'ютерного алгоритму, припускається грубих помилок у витлумаченні та розрахунках, а також при оформленні практичної роботи менше 60% – студент не може обґрунтувати свою позицію посиланням на конкретний алгоритм розв'язання практичних задач, неповно володіє методикою розрахунків, не може самостійно підібрати необхідну елементну базу та розрахункові методи; не має належної уяви про витлумачення одержаних результатів
Афективні: - студент здатний критично осмислювати матеріал лекційних та або лабораторних занять; аргументувати власну позицію, спроможний оцінити аргументованість вимог та компетентно дискутувати у професійному та науковому середовищі; - студент здатний креативно співпрацювати із іншими студентами та викладачем; ініціювати і брати участь у конструктивній та аргументованій дискусії, розділяти цінності колективної та наукової етики у сфері прикладних загальнонаукових досліджень	75-89% – студент припускається певних логічних помилок в аргументації власної позиції в дискусіях на заняттях та під час захисту практичних та індивідуальних розрахункових завдань, відчуває певні складності у поясненні фахівцю та колегам певних подробиць та окремих аспектів професійної проблематики

	60-74% – студент припускається істотних логічних помилок в аргументації власної позиції, виявляє недостатню ініціативу до участі у дискусіях та індивідуальних консультаціях за наявності складності у виконанні практичних та індивідуальних завдань; відчуває істотні складності при поясненні фахівцю або нефахівцю окремих аспектів професійної проблематики менше 60% – студент не здатний продемонструвати вільного володіння логікою та аргументацією у виступах, не виявляє ініціативи до участі у професійній дискусії, до консультування з проблемних питань виконання практичних та індивідуальних завдань, не здатний пояснити нефахівцю суть відповідних проблем професійної діяльності; виявляє зневагу до етики навчального процесу
Психомоторні: - студент здатний самостійно працювати, розробляти оригінальні варіанти індивідуальних рішень, впевнено та кваліфіковано звітувати про них; - студент здатний спокійно та зосереджено слідувати методичним підходам до прикладних розрахунків; - студент здатний повною мірою контролювати результати власних зусиль та намагатися оптимально коригувати свої власні зусилля	75-89% – студент припускається певних помилок у стандартних методичних підходах та відчуває ускладнення при їх модифікації за зміни вихідних умов навчальної або прикладної ситуації 60-74% – студент відчуває ускладнення при модифікації стандартних методичних підходів за зміни вихідних умов навчальної або прикладної ситуації менше 60% – студент нездатний самостійно здійснювати пошук та опрацювання методів та алгоритмів розв’язання задач, виконувати індивідуальні завдання, проявляє ознаки академічної не сформовані навички самооцінки результатів навчання і навичок міжособистісної комунікації з прийняття допомоги з виправлення поточної ситуації не доброчесності при підготовці індивідуальних завдань та виконанні контрольних робіт

VI ЗАСОБИ ОЦІНЮВАННЯ

№ з/п	Назва і короткий зміст контрольного заходу	Характеристика змісту засобів оцінювання
1	Захист практичних робіт	- опитування матеріалом, що відповідає темі роботи; - оцінювання аргументованості звіту лабораторних завдань; - оцінювання активності участі у дискусіях
2	Індивідуальне завдання	- письмовий звіт про виконання роботи; - оцінювання самостійності та якості виконання завдання в ході звіту-захисту та співбесіди
3	Модульні контрольні роботи	- стандартизовані тести; - аналітично-розрахункові завдання
Підсумковий контроль		- стандартизовані тести; - аналітично-розрахункові завдання

VII РЕКОМЕНДОВАНІ ДЖЕРЕЛА ІНФОРМАЦІЇ

Основна література

1. Разживін О.В. Комп'ютерна логіка. Навчальний посібник для студентів денної та заочної форм навчання спеціальності 174 «Автоматизація, комп'ютерно-інтегровані технології та робототехніка»/ О.В. Разживін, Суботін О.В.: Краматорськ: ДДМА, - 2024.-216 с.

2. Єнікєєв О.Ф. Схемотехніка та мікроелектроніка: навчальний посібник для студентів спеціальності 123 «Комп'ютерна інженерія» / О.Ф. Єнікєєв, О. В. Разживін, О. В. Суботін, О.В. Суботін. – Краматорськ : ДДМА, 2019. – 156 с.

Додаткова література

3. Матвієнко М.П. Комп'ютерна схемотехніка. Навчальний посібник - Київ: ТОВ "Центр навчальної літератури", 2012. - 190 с.

4. Матвієнко М.П. Архітектура комп'ютерів. Навчальний посібник. - Київ: ТОВ "Центр навчальної літератури", 2012. - 264 с.

5. Говорущенко Т.О. Комп'ютерна логіка: Методичні вказівки до виконання практичних і лабораторних робіт для студентів напряму підготовки «Комп'ютерна інженерія» / Т.О.Говорущенко. – Хмельницький: ХНУ, 2013. – 96 с.

Робоча програма складена
доц. кафедри АВП,
к.т.н., доц.

Олексій РАЗЖИВІН

ДОДАТКИ

до робочої навчальної програми з дисципліни

“ Комп’ютерна логіка ”

(для денної форми навчання)

ДОДАТОК А
ПИТАННЯ ДО ЗМІСТОВНИХ МОДУЛІВ З ДИСЦИПЛІНИ
“Комп’ютерна логіка”

Системи числення і коди. Засоби перетворення чисел і кодів [1,с.4-16; 5,с.4-14]:

- Що являє собою система числення?
- Які бувають позиційні системи числення?
- Які структури десяткової, двійкової, восьмиричної та шістнадцятиричної систем числення?
- Які є способи перекладу чисел з однієї системи у іншу?
- Що являють собою коди чисел? У чому складаються особливості переведення одного коду у інший?
- Що являють собою зворотний і додатковий коди?
- Які особливості алфавітно-цифрового коду?

Двійковий сигнал [5,с.14-15;7,с.11-12]:

– Як здійснюється за рівнями (високим і низьким) квантування фізичного процесу?

- Що являє собою двійковий сигнал?
- Які особливості позитивної і негативної логіки?

3 Логічні схеми [1,с.4-16; 2,с.8-9; 5,с.4-20; 7,с.12-16]:

- Які логічні операції реалізують логічні елементи НІ, І, АБО?

4 Основні властивості алгебри логіки [5,с.20-28; 7,с.16-17].

5 Функції алгебри логіки [5,с.20-28; 7,с.17-26];

- Які математичні вирази мають булеві функції двох змінних, їх назва?
- Які математичні вирази мають мінтерми і макстерми?
- Які є форми подання булевих функцій?
- У чому полягає метод мінімізації Квайна?
- У чому полягає метод мінімізації за допомогою діаграм Вейча?
- У чому полягає метод мінімізації булевих функцій п’яти і шести змінних?

Інтегральні логічні елементи і булеві функції, що реалізуються ними, технічні характеристики елементів [1,с.36-53; 2,с.29-55; 5,с.28-45; 7,с.26-47]:

- Які функції реалізують інтегральні логічні елементи?
- Які параметри визначають якісні показники функціонування інтегральних логічних елементів?
- З якими вихідними показниками промисловість виготовляє інтегральні логічні елементи?

Комбінаційні логічні схеми [5,с.45-51; 7,с.46-52]:

- Що собою являє комбінаційна логічна схема?
- Яка методика синтезу комбінаційних логічних схем на різних інтегральних логічних елементах?

Основні поняття і визначення послідовних логічних схем (ПЛС), галузь застосування. Принцип дії тимчасової ПЛС. Асинхронні і синхронні ПЛС, достоїнства і недоліки, галузь застосування [5,с.59; 7,с.90]:

– Що собою являють послідовні сні логічні схеми і чим вони відрізняються від комбінаційних логічних схем?

1. Тригери, загальні відомості, властивість тригерів. Таблиці функціонування, характеристичні рівняння, характеристичні таблиці тригерів типу: Т; D; RS; S; R; E; JK; DL; DLR і тригера Шмідта. Синхронні тригери. Тимчасові діаграми тригерів [1,с.153-205; 2,с.62-103; 5,с.59-71; 7,с.91-106]:

– Які типи тригерів широко застосовуються у цифрових пристроях?

– Як функціонують і які характеристичні рівняння мають тригери різних типів?

– Як здійснити перетворення одних типів тригерів у інший?

– У чому полягає методика синтезу тригерів?

2. Тригерні системи. Узагальнений метод логічного проектування тригерних систем. Структура тригерної системи. Синтез асинхронної тригерної системи. Синтез синхронних тригерних систем [6,с.38-44; 7,с.119-126]:

– У чому полягають основні етапи синтезу синхронної тригерної системи узагальненим методом логічного проектування?

– Викладіть синтез асинхронної тригерної системи.

– Викладіть синтез асинхронної тригерної системи, управляючої за рівнем сигналу синхроімпульсу.

– Викладіть синтез синхронної тригерної системи, управляючої за рівнем сигналу синхроімпульсу.

– Як здійснюється синтез тригерних систем управління з блокуванням входів?

3. Програмувальні логічні матриці (ПЛМ), призначення, галузь застосування. Особливість конструкції ПЛМ, відмінна від конструкції ППЗП. Функціонування ПЛМ, технічні характеристики [6,с.24-26; 7,с.142-144]:

– Яка структурна схема і параметри ПЛМ?

– Викладіть функціонування, методику програмування і галузь застосування ПЛМ.

Алгоритмування технологічних операцій, основні поняття і визначення. Операційні пристрій, його призначення, структурна схема, функціонування пристрою. Операційний і управляючий автомати, їхнє призначення. Управляючі (вихідні) і інформаційні (вхідні) сигнали управляючого автомата. Різновиди управляючих автоматів і їхні галузі застосування, переваги і недоліки [5,с.88-89; 7,с.145-146].

1. Графи мікропрограм, їхня структура. Вершини графів мікропрограм (функціональна сутність, геометричні форми і розміри). Закодована і змістовна блок-схема алгоритму [5,с.89-91; 7,с.145-148].

2. Шини, їхній різновид, призначення, галузь застосування. Конструкція n-розрядних однофазних шин. Управляючі шини [5,с.92; 7,с.147-149].

3. Загальні відомості, класифікація, галузь застосування управляючих автоматів з жорсткою логікою. Закони функціонування управляючих автоматів Мілі і Мура. Способи завдання законів функціонування управляючих автоматів [5,с.93-95; 7,с.105-153].

4. Організація пам'яті управляючих автоматів із жорсткою логікою. Формування сигналів збудження тригерів пам'яті управляючих автоматів. Ефект гонок (змагань) та способи усунення критичних гонок [5,с.93-98; 7,с.153-15].

5. Канонічний метод структурного синтезу управляючих автоматів Мілі і Мура. Булеві функції збудження тригерів пам'яті автоматів і управляючих (вихідних) сигналів [5,с.98-99; 7,с.156].

6. Методика синтезу функціональної схеми управляючого автомата Мілі технічного процесу [5,с.99-101; 7,с.157-160].

7. Методика синтезу функціональної схеми управляючого автомата Мура технічного процесу [5,с.101-106; 7,с.160-164].

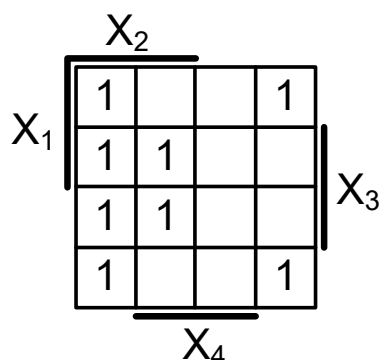
8. Узгоджуючі елементи, їх структурні складові, призначення. Розрахунок параметрів елементів схем пристроїв, що узгоджують вхідних і вихідних сигналів управляючого автомата [7,с.164-166].

ПИТАННЯ ДО КОНТРОЛЬНОЇ РОБОТИ К1

1. Привести задану булеву функцію до виду диз'юнктивній нормальній форми (ДНФ) із застосуванням методу Квайна (Мак Класки).
2. Мінімізувати отриману ДНФ за допомогою діаграми Вейча або карти Карно.
3. Реалізувати отриману мінімальну ДНФ на логічних і інтегральних елементах (І, НЕ, АБО, І-НЕ, АБО-НЕ).
4. Реалізувати записану булеву функцію на інтегральних елементах

$$y = \left(\overline{x_1 x_2 (\overline{x_1 x_2} \vee x_4)} \vee \overline{x_1 x_2 x_3} \right) x_4$$

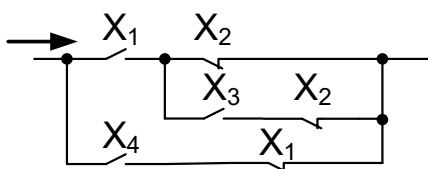
2. За заданою діаграмі Вейча записати мінімальну булеву функцію, реалізувати ДНФ на інтегральних логічних елементах «2І-НІ»



3. За заданою булевої функції розробити комбінаційно-логічну схему на інтегральних логічних елементах

$$y = \left(x_1 \overline{x_2} \vee \overline{x_3 x_4} \right) x_1$$

4. За наведеною на рисунку релейно-контакторною схемою записати булеву функцію комутації контактів. Мінімізувати отриману булеву функцію і скласти по ній релейний схему.



Завдання до виконання індивідуальних завдань

ЗАВДАННЯ 1

Синтез асинхронного і синхронного тригерних систем на елементах І-НІ з будь-яким числом входів. Побудувати логічні схеми тригерних систем:

1. асинхронної тригерної системи;
2. Синхронної тригерної системи з управлінням по рівню тактового сигналу.
3. Синхронної тригерної системи з управлінням по фронту тактового сигналу.

№ варіанта			1	2	3	4	5	6	7	8	9	10	11	12
E ₁	E ₂	E ₃	Q ^{t+1}											
0	0	0	0	1	0	1	Q ^t	$\overline{Q}^t$	$\overline{Q}^t$	Q ^t	0	1	0	1
0	0	1	0	1	1	0	Q ^t	$\overline{Q}^t$	Q ^t	$\overline{Q}^t$	0	1	1	0
0	1	0	1	0	0	1	$\overline{Q}^t$	Q ^t	$\overline{Q}^t$	Q ^t	Q ^t	$\overline{Q}^t$	$\overline{Q}^t$	Q ^t
0	1	1	1	0	1	0	$\overline{Q}^t$	Q ^t	Q ^t	$\overline{Q}^t$	Q ^t	$\overline{Q}^t$	Q ^t	$\overline{Q}^t$
1	0	0	Q ^t	$\overline{Q}^t$	$\overline{Q}^t$	Q ^t	0	1	0	1	1	0	0	1
1	0	1	Q ^t	$\overline{Q}^t$	Q ^t	$\overline{Q}^t$	0	1	1	0	1	0	1	0
1	1	0	$\overline{Q}^t$	Q ^t	$\overline{Q}^t$	Q ^t	1	0	0	1	$\overline{Q}^t$	Q ^t	$\overline{Q}^t$	Q ^t
1	1	1	$\overline{Q}^t$	Q ^t	Q ^t	$\overline{Q}^t$	1	0	1	0	$\overline{Q}^t$	Q ^t	Q ^t	$\overline{Q}^t$

№ варіанта			13	14	15	16	17	18	19	20	21	22	23	24
E ₁	E ₂	E ₃	Q ^{t+1}											
0	0	0	1	$\overline{Q}^t$	$\overline{Q}^t$	0	Q ^t	0	$\overline{Q}^t$	$\overline{Q}^t$	$\overline{Q}^t$	1	Q ^t	0
0	0	1	Q ^t	1	$\overline{Q}^t$	$\overline{Q}^t$	0	Q ^t	0	Q ^t	1	$\overline{Q}^t$	0	1
0	1	0	0	Q ^t	1	$\overline{Q}^t$	$\overline{Q}^t$	1	Q ^t	0	Q ^t	0	$\overline{Q}^t$	1
0	1	1	1	0	Q ^t	1	$\overline{Q}^t$	$\overline{Q}^t$	1	Q ^t	0	Q ^t	Q ^t	$\overline{Q}^t$
1	0	0	Q ^t	1	0	Q ^t	1	$\overline{Q}^t$	0	1	1	0	$\overline{Q}^t$	Q ^t
1	0	1	0	Q ^t	1	0	Q ^t	1	$\overline{Q}^t$	0	Q ^t	$\overline{Q}^t$	0	Q ^t
1	1	0	$\overline{Q}^t$	0	Q ^t	1	0	Q ^t	1	$\overline{Q}^t$	$\overline{Q}^t$	1	1	0
1	1	1	$\overline{Q}^t$	$\overline{Q}^t$	0	Q ^t	1	0	Q ^t	1	0	Q ^t	1	$\overline{Q}^t$

№ варіанта			25	26	27	28	29	30
E ₁	E ₂	E ₃	Q ^{t+1}					
0	0	0	1	1	1	1	1	1
0	0	1	Q ^t	1	Q ^t	1	Q ^t	1
0	1	0	1	Q ^t	1	Q ^t	1	Q ^t
0	1	1	$\overline{Q}^t$	$\overline{Q}^t$	$\overline{Q}^t$	$\overline{Q}^t$	$\overline{Q}^t$	$\overline{Q}^t$
1	0	0	$\overline{Q}^t$	$\overline{Q}^t$	$\overline{Q}^t$	$\overline{Q}^t$	$\overline{Q}^t$	$\overline{Q}^t$
1	0	1	Q ^t	0	Q ^t	0	Q ^t	0
1	1	0	0	Q ^t	0	Q ^t	0	Q ^t
1	1	1	0	0	0	0	0	0

ЗАВДАННЯ 2

а) Синтез функціональної схеми керуючого автомата Мілі

За заданою блок схемою алгоритму (БСА) здійснити синтез і побудувати функціональну схему:

1. Управляючого автомата Мили.

2. 2. Перевірити за отриманими схемами автоматів функціонування автоматів на всіх переходах відповідно з БСА.

б) Синтез функціональної схеми керуючого автомата Мура

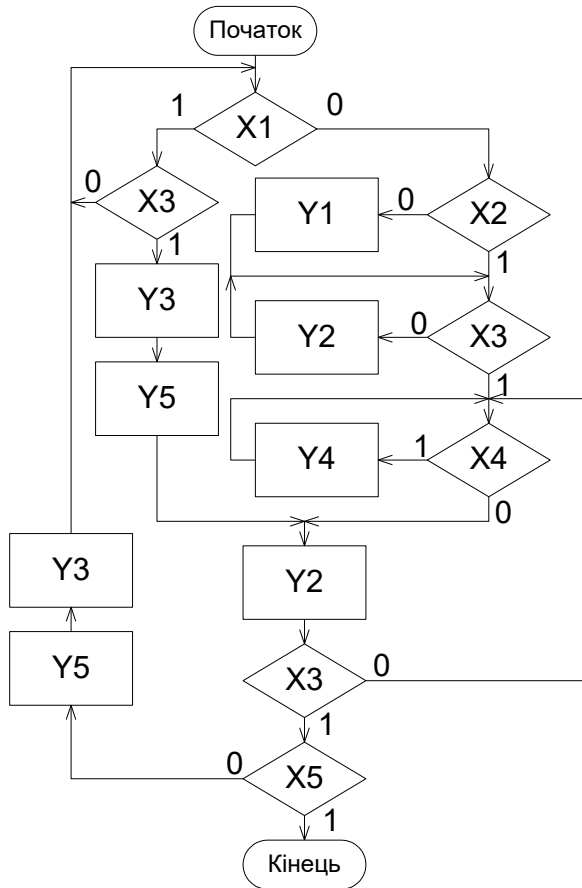
За заданою блок схемою алгоритму (БСА) здійснити синтез і побудувати функціональну схему:

1. Управляючого автомата Мура.

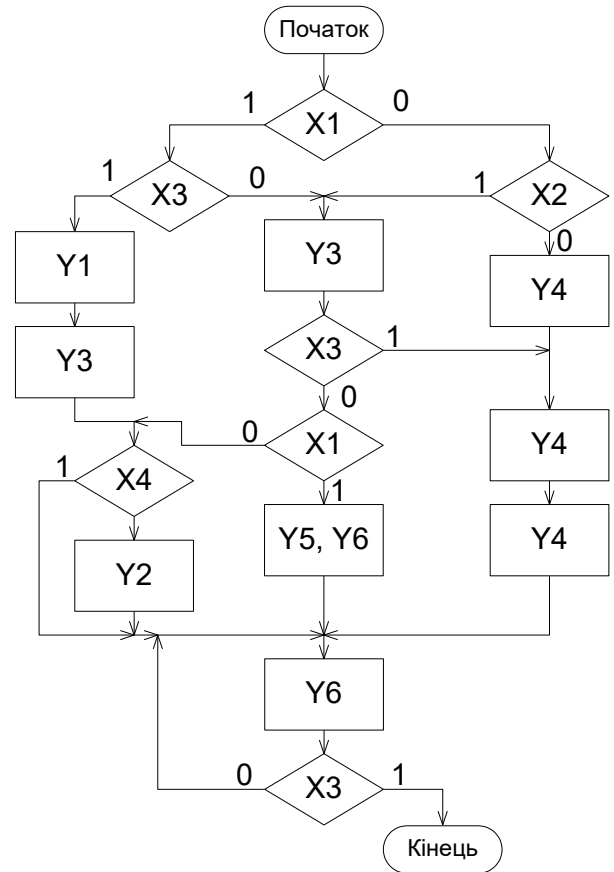
2. Перевірити за отриманими схемами автоматів функціонування автоматів на всіх переходах відповідно до БСА.

Для варіантів 1-10 пам'ять виконати на D-тригерах, а для варіантів 11-20 на RS-тригерах, 21-30 на JK-тригерах.

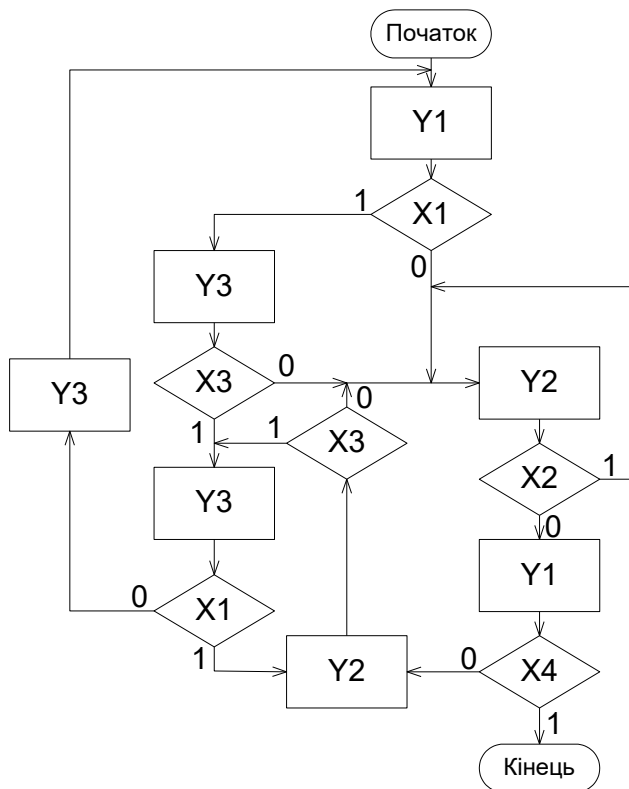
Варіант 1, 16



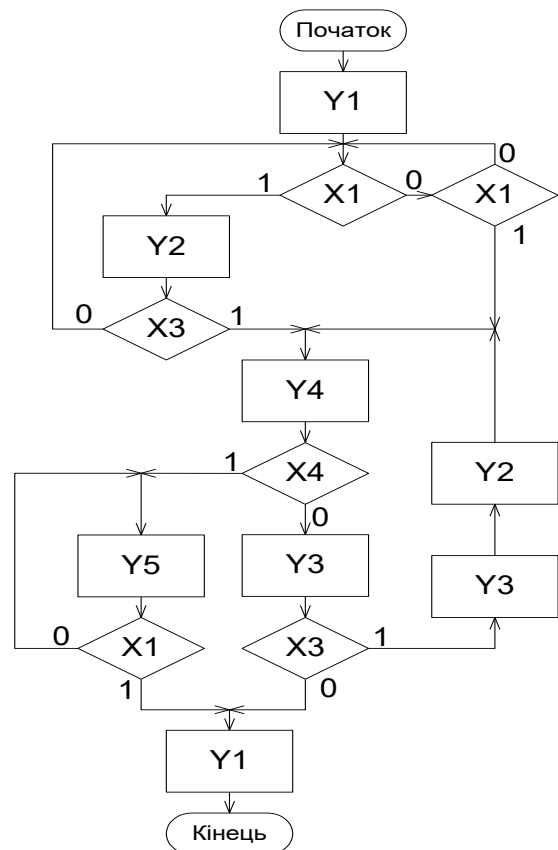
Варіант 2, 17



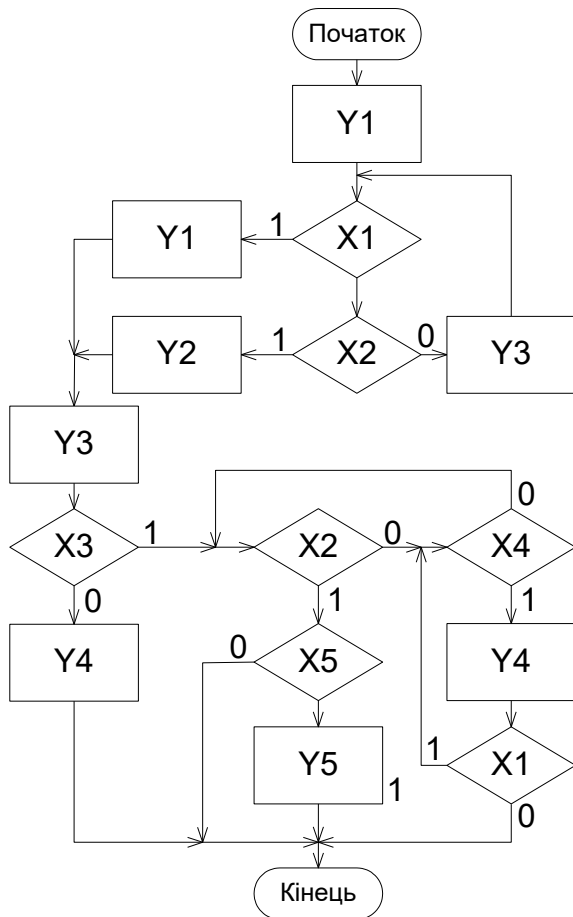
Варіант 3, 18



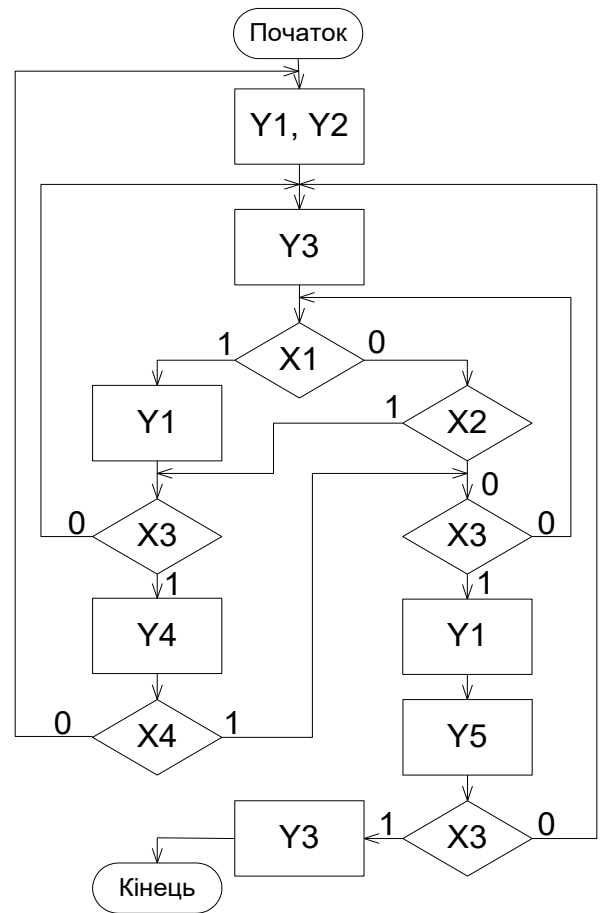
Варіант 4, 19



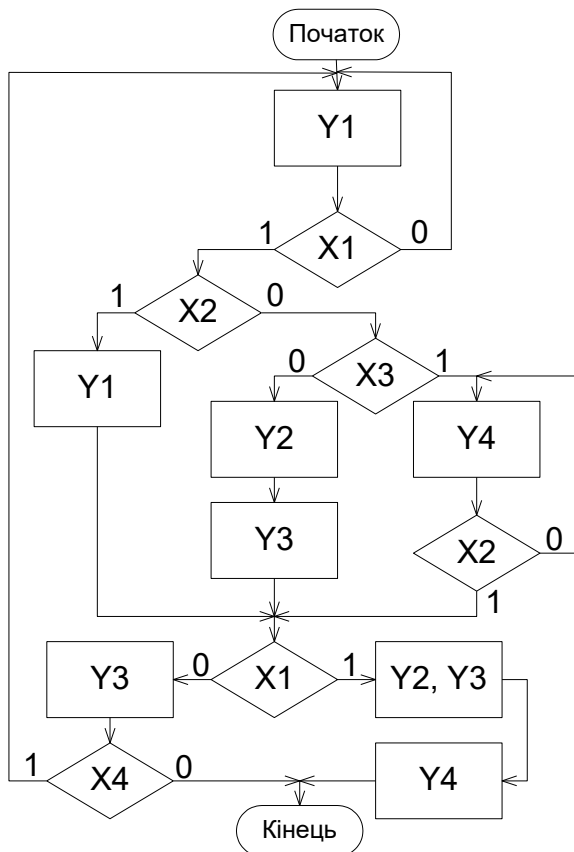
Варіант 5, 20



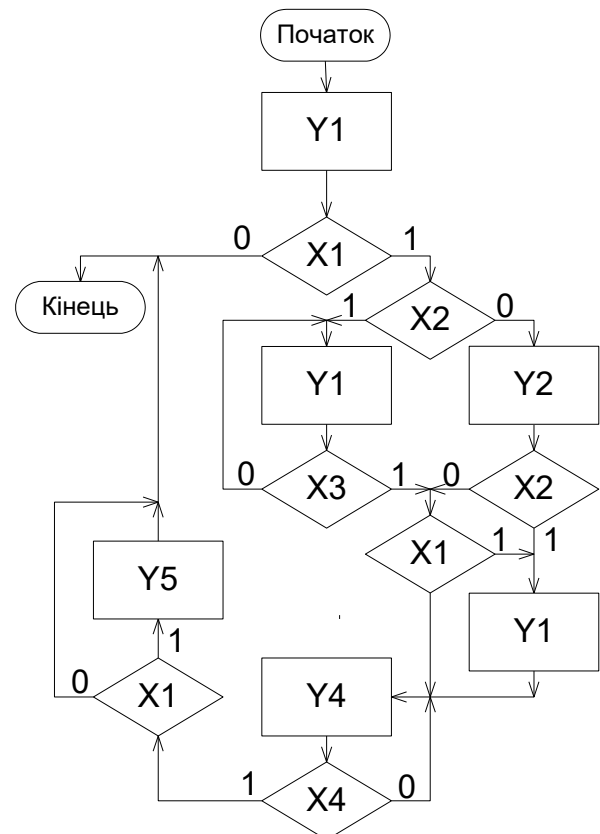
Варіант 6, 21



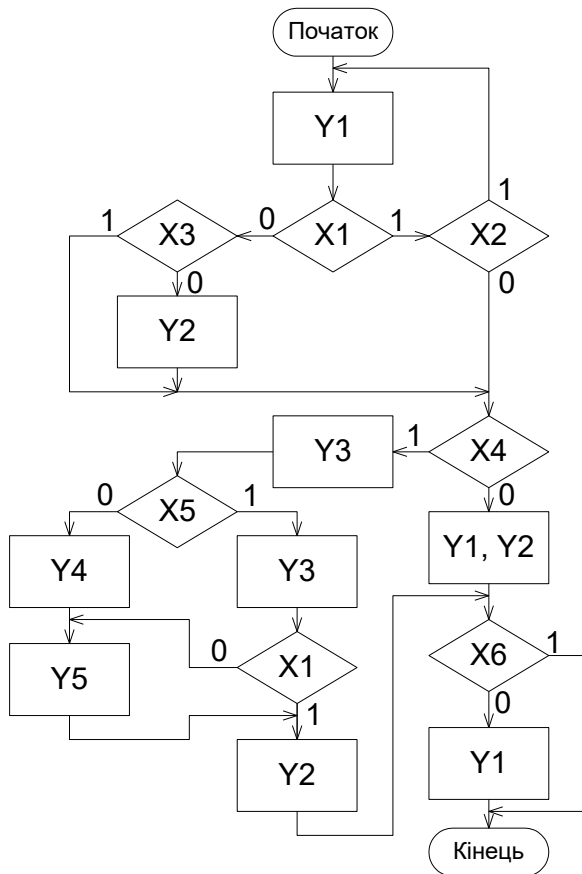
Варіант 7, 22



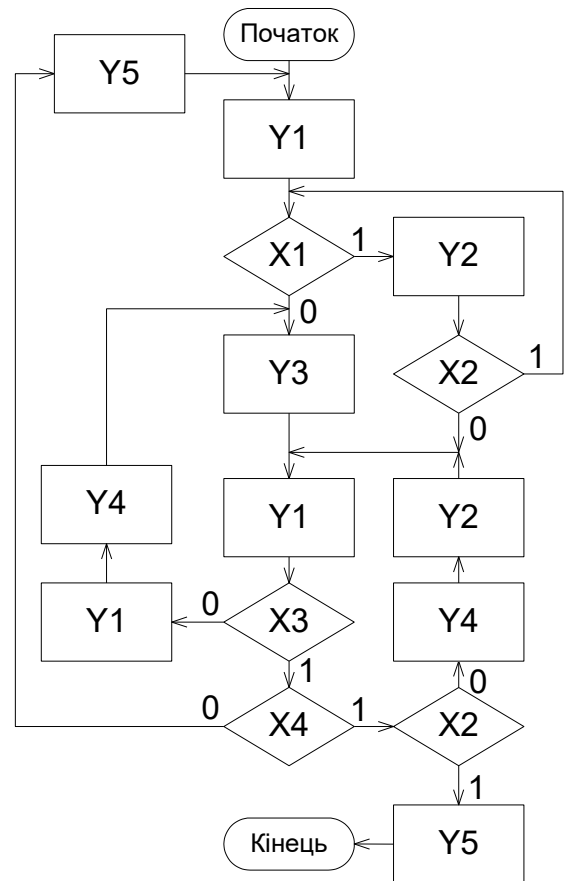
Варіант 8, 23



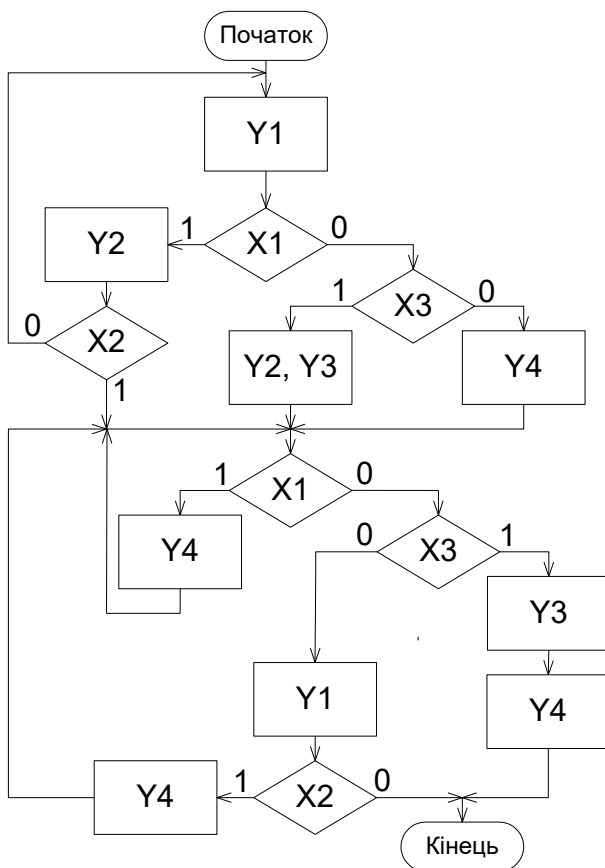
Варіант 9, 24



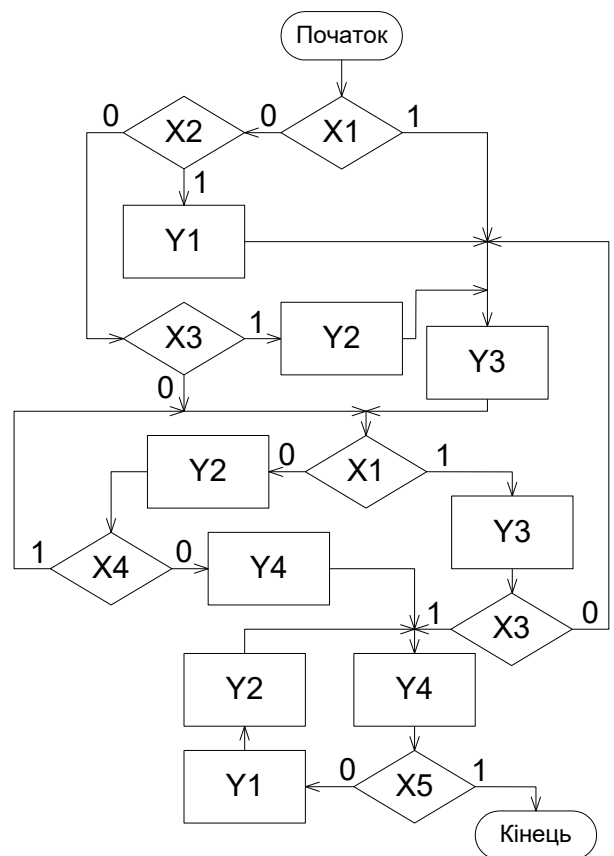
Варіант 10, 25



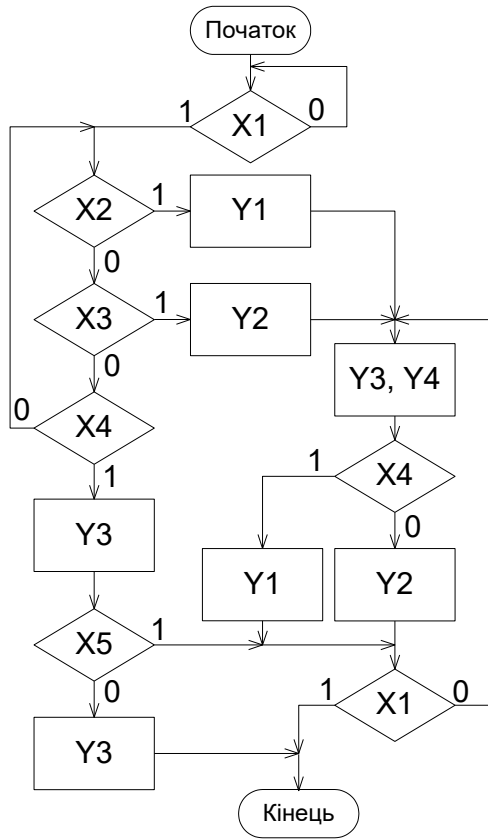
Варіант 11, 26



Варіант 12, 27



Варіант 13, 28



Варіант 14, 29

